#### 目录

启动2
JTAG 器件在链上的索引(JTAG Device Index In Chain)
(JTAG 链上的器件)总数(Total (Devices in JTAG Chain))
BSDL 文件
JTAG 链上其他器件设置4
前置器件指令长度4
后置器件指令长度4
目标器件类别(Target Class)
可以使用线缆 WE(Can Use Cable WE)4
Flash 类别(Flash Category)
Flash 名称(Flash Name)
片选读写(CS, OE, WE)
数据地址总线(Data and Address Buses)11
NAND Flash14
其他选择性设置14
总线驱动器方向控制(Data Bus Driver Dir Control)14
写保护(Write Protect)14
数据地址复用时地址锁存(ALE(Address & Data Muxed))14
LED(点灯)(LEDs(Lighten))15
其他控制(Other Controls)15
保存17
验证18
修改

说明: 各个版本的软件可能存在某些差异, 因此您的软件(界面/操作)可能会与本文档略有不同。

# 启动

程序启动后,菜单 工具(Tools) / 编辑配置文件(Edit Configuration File)...。参见下图:

💱 JTAG Flash Programmer		
文件(F) 目标器件(D) JTAG器件	工具(T) 帮助(H)	
	编辑配置文件(G)	
		*
		•
Ready		

程序会显示向导,参见下图:

Edit Wizard	×
<ul> <li>◎ 创建新的配置文件</li> <li>◎ 编辑其他已存在配置文件</li> </ul>	
OK Cancel	

如果已经加载了配置文件,则向导会多一个选项,参见下图:

Edit Wizard	x
<ul> <li>◎ 編辑当前配置文件</li> <li>○ 创建新的配置文件</li> <li>○ 编辑其他已存在配置文件</li> </ul>	
OK Cancel	

请选择要进行的操作:

- 编辑当前配置文件:程序将打开当前已经加载了配置文件,之后请按照编辑操作进行。
- 创建新的配置文件: 创建全新的配置文件, 请按照下文步骤进行。
- 编辑其他已经存在的配置文件:程序将显示打开配置文件对话框,请选择要编辑的配置 文件,之后按照编辑操作进行。

界面如下:

■ 编辑配置文件			-11					×
打开配置文件						「开 <mark>BSDL</mark> 文件	文件	
JTAG器件在链上的索引: 0	总数	1	前置	器件指令长度			后置器件指令长度	
目标器件类别:	<u> </u>	[以使用	线缆₩	E# Flash类别:	⊸ Fl	ash名称:	•	
Description	Dir	MC	MV	BSC(s)	Active	Inactive	e	
WP#(写保护)	out	false	false		0	1		Ε
CS#/CE#(片选)	out	false	false		0	1		
OE#/RE#(輸出使能/读使能)	out	false	false		0	1		
WE#(写使能)	out	false	false		0	1		
JD数据总线驱动器方向控制	out	false	false		1	0		
JD数据地址复用时地址锁存	out	false	false		1	0		Ŧ
完成编辑								
						Up Dn		

原则上如果是新建配置文件,应当按照以下步骤逐条进行。如果是修改编辑,则视情况修改 编辑相应项目。

# JTAG 器件在链上的索引(JTAG Device Index In Chain)

请输入与 Flash 相连的 JTAG 器件在整个 JTAG 链上的索引,索引从 0 开始。

# (JTAG 链上的器件)总数(Total (Devices in JTAG Chain))

请输入整个 JTAG 链上的器件总数,从1开始。

# BSDL 文件

点击 打开 BSDL 文件(Open BSDL file)... 按钮,选择 JTAG 器件的 BSDL 文件。(本文档以

ColdFire CPU 为例, BSDL 文件为 mcf54450.bsdl )

# JTAG 链上其他器件设置

如果您已经有 JTAG 链上所有器件的 BSDL 文件,或者 JTAG 链上仅有 1 个器件,那么请跳 过此步骤。

## 前置器件指令长度

整个 JTAG 链上在 JTAG 器件之前的其他器件的指令长度,如果有多个这样的器件,长度用 "|"符号分割,如 "4|5" 表示 JTAG 器件之前有两个器件,它们的 JTAG 指令长度分别 4 和 5。

## 后置器件指令长度

整个 JTAG 链上在 JTAG 器件之后的其他器件的指令长度。说明参阅"前置指令长度"。

# 目标器件类别(Target Class)

可以是 Flash、SRAM、Other。参见下图:



SRAM 是指 CPLD、FPGA、ASIC 等非 Flash 器件,即 CPU 接口类型为 SRAM 类型。 而 Other 是指没有 CPU 接口的器件。

# 可以使用线缆 WE(Can Use Cable WE)

一般应当不勾选。 如果目标板 JTAG 插座上有 WE 直接连到 Flash,则勾选。

# Flash 类别(Flash Category)

选择 NOR 或 NAND。

# Flash 名称(Flash Name)

点击下拉框选择单板的 Flash 型号,参	参见下图:
-----------------------	-------

■ 编辑配置文件				X					
打开配置文件 打开BSDL文件									
JTAG器件在链上的位置: 0 目标器件类别: Flash → □可以使用线缆WE									
Flash类别: NOR ▼ F	lash (	S称:							
Description	I/O	MC	28F320-8bit 28F320-16bit	Active Inactive					
写保护	out	false	28F640-8bit 28F640-16bit	0 ⊻ 1 ⊻ ≡					
片选	out	false	28F128-8bit 28F128-16bit	0 • 1 •					
读使能	out	false	28F256-8bit 28F256-16bit	0 • 1 •					
写使能	out	false	MX29LV640*B-16bit MX29LV640*T-16bit	0 • 1 •					
总线驱动器方向控制	out	false	EN29LV640-16bit W28J320B-16bit	1 • 0 •					
」 「完成编辑」 取消	扁辑	]	W28J320T-16bit S29GL032M*R0-16bit S29GL032M*R4-16bit						
			S29GL032M*R3-16bit S29GL032N*04-16bit S29GL064N*04-16bit	Up					
			S29GL064N*03-16bit S29GL128N/P-16bit S29GL256N/P-16bit						
保存	Ц	]	S29GL512N/P-16bit S29GL01GP-16bit M29EWE256-16bit						
	_		M29EWF512-16bit						

如果目标板的 Flash 没有在列表中,则选择 Customization, 然后指定 Flash 参数文件,参见下图:

■ 编辑配置文件 23 打开配置文件 TAG器件在链上的位置: 0 目标器件类别: Flash → □可以使用线缆WE Flash类别: NOR → Flash名称: Customization							
<ul> <li>▶ 打开</li> <li>○ ○ ○ ↓ « Software 1</li> </ul>	s Si	elf 🕨 flash_para 👻 🍫	搜索 flash_para		×		
组织 ▼ 新建文件夹					0		
🐌 Software	*	名称	修改日期		<b>^</b>		
🌗 bsdl		2v28F128 as 32bit ini	2012/1/10	9 21.13			
📔 lib		28F128-8bit.ini	2012/1/22	2 13:52	=		
🌗 Self		28F128-16bit.ini	2012/1/22	2 13:54			
🌗 bin		28F256-8bit.ini	2012/1/22	2 13:58			
🌗 demo		🗋 28F256-16bit.ini	2012/1/22	2 13:58			
i doc		28F320-8bit.ini	2012/1/22	2 13:46			
🌗 flash_para	Ξ	28F320-16bit.ini	2012/1/22	2 13:46			
🌗 media		28F640-8bit.ini	2012/1/22	2 13:47			
🌗 Setup		28F640-16bit.ini	2012/1/22	2 13:49	-		
📮 lic.zip	Ŧ	•			P.		
文件名(M	<b>I):</b>	-	Configuration Files (*.i	ini)	•		
			打开(0)	取消			

如果没有所需型号的参数文件,请和开发者联系。

# 片选读写(CS, OE, WE)

设置片选。

方法: 点击 片选(CS) 行,程序将在列表中显示所有可以供选择的管脚,参见下图:

Generate Configuration File						
Open Cfg, File						
Description	I/O	MC	MV	Cell(s) / Flash Name		
Elash 片洗	out	false	false	28F128-16Dit		
读使能	out	false	false	Click 点击		
写使能	out	false	false			
<			)	>		
Edit Do	ne		Cano	el		
0 fb_ta_b B1 2 fb_rwb B2 4 fb_cs_b(0) C2 6 fb_cs_b(1) D4 8 fb_cs_b(2) C3 10 fb_cs_b(3) C4	-> <-			Up Dn		
Save Ex	dt				1.	

列表的每行由三部分组成: 第一部分是 BSC 号, 第二部分是 BSDL 中的端口名(类似于芯 片手册中的管脚名), 第三部分是管脚的位置序号。参见下图:

Generate Configuration File						
Open Cfg. File Open BSDL file						
Description	I/O	MC	MV	Cell(s)	Acti	
Flash				28F128-16bit	- 9	
片选	out	false	false		0	
读使能	out	false	false		0	
写使能	out	false	false		0 🔽	
Edit Do	ne		Cano	el		
Edit     Done     Cancel       ()     ()     ()     ()       2     ()     ()     ()       2     ()     ()     ()       4     ()     ()     ()       6     ()     ()     ()       6     ()     ()     ()       ()     ()     ()     ()       ()     ()     ()     ()						
Save Ex	at				1.	

比如 "0 fb\_ta\_b B1", 意思是第 0 个 BSC, 端口名为 fb\_ta\_b, 管脚位置为 B1。

本例中, Flash 片选接的是 CPU 的 fb\_cs\_b(0) (管脚位置 C2),可以在列表上找到该 BSC 行, 也可通过关键字筛选过滤快速定位,关键字可以是 BSC 号、端口名(管脚名)或管脚位置, 参见下图:

这里输入关键字	完成编辑 取消编辑	
0 fb_ta_b B1 2 fb_rwb B2 4 fb_cs_b(0) C4 6 fb_cs_b(1) C3 8 fb_cs_b(2) D4 10 fb_cs_b(3) C2 12 pstddata(0) D3 14 pstddata(1) E4 16 pstddata(2) C1 18 pstddata(3) D2 20 pstddata(4) E3 22 pstddata(5) F4		

#### 可以输入管脚位置 C4, 那么:

<b>C4</b> 完成	编辑 取消编辑	
4 fb_cs_b(0) C4	✓         Up           →         Dn           <-	

#### 也可以输入 BSC 号 4, 那么:

4	完成编辑 取消编辑	
4 fb_cs_b(0) C4 8 fb_cs_b(2) D4 14 pstddata(1) E4 20 pstddata(4) E3 22 pstddata(5) F4 24 pstddata(6) D1 34 fec0_mdc F3 40 fec0_mxd(3) G3 42 fec0_mxd(2) G4 44 fec0_mxd(1) H1 46 fec0_mxd(0) H2 48 fec0_mxe H3 50 fec0_mxe H4		Up Dn

#### 还可以输入管脚名 cs,参见下图:

<b>⊨</b> s	完成编辑	取消编辑	
4 fb_cs_b(0) C4 6 fb_cs_b(1) C3 8 fb_cs_b(2) D4 10 fb_cs_b(3) C2 182 sd_cs_b(0) R6 184 sd_cs_b(1) P6 238 dspi_pcs_1 P14 242 dspi_pcs_5 N14 246 dspi_pcs_2 L13 248 dspi_pcs_0 R16	▼ .> <•		Up Dn

找到4fb\_cs\_b(0)C2这个BSC后,再选中4fb\_cs\_b(0)C2后点击->按钮,参见下图:

Generate Configuration File									
Open Cfg. File Open BSDL file									
Description	I/O	MC	MV	Cell(s)	Acti				
Flash				28F128-16bit					
片选	out	false	false		0				
读使能	out	false	false		0				
写使能	out	false	false		0 🔽				
					>				
Edit Do	ne	1	Cano	el					
0 fb_ta_b B1 2 fb rwb B2 4 fb cs b(0) C2 6 fb_cs_b(1) D4 8 fb_cs_b(2) C3 10 fb_cs_b(3) C4 12 cstddsts(0) E'	-> <-								
Save Ex	cit								

说明:双击相应BSC 行也可以完成添加。 说明:如果只有一行BSC,不论是否选中都可以按回车键。

这时,可以看到选择列表中 fb\_cs\_b(0)被添加成功,然后点击 完成(Done) 按钮,参见下图:

Cenerate Configuration File									
Open Cfg, File Open BSDL file									
Description	I/O	MC	MV	Cell(s)	Ac	tiv			
Flash				28F128-16bit	-				
片选	out	false	false		0				
读使能	out	false	false		0				
写使能	out	false	false		0				
	1				E				
Edit Do	ne		Cano	el					
0 fb_ta_b B1 2 fb_rwb B2 6 fb_cs_b(1) D4 8 fb_cs_b(2) C3 10 fb_cs_b(3) C4 12 pstddata(0) E:	-> <-		4 fb_cs	<u>, b(0) C2</u>	Up Dn				
Save, Ex	<it< td=""><td></td><td></td><td></td><td></td><td>//</td></it<>					//			

可以看到,片选设置成功,参见下图:

Generate Configuration File										
Open Cfg. File Open BSDL file										
Description	I/O	MC	MV	Cell(s)	Activ					
Flash				28F128-16bit 🗾						
片选	out	false	false	(4	0					
读使能	out	false	false		0					
写使能	out	false	false		0 🔍					
					Σ					
Edit Do	ne		Cano	el						
0 fb_ta_b B1 2 fb_rwb B2 6 fb_cs_b(1) D4 8 fb_cs_b(2) C3 10 fb_cs_b(3) C4 12 pstddata(0) E:	-> <-		4 fb_cs	s_b(0) C2 Up Dn						
Save Ex	cit				//					

然后,检查片选 Active 与 Inactive 是否正确,如需修改请修改。参见下图:

Generate Configuration File									
Open Cfg. File Open BSDL file									
Description	I/O	MC	MV	Cell(s)	Active	Inactive			
Flash				28F128-16bit 🗾 💌					
片选	out	false	false	4	0 🔽				
读使能	out	false	false		0 💌	1 -			
写使能	out	false	false		0 💌	1 -			
数据线输入	in	true	false		N/A	N/A 🔽			
致始线输入     in     true     talse     N/A     N/A       Edit     Done     Cancel       0 fb_ta_b B1     ✓     4 fb_cs_b(0) C2     Up       2 fb_rwb B2     ✓     4 fb_cs_b(0) C2     Up									
8 fb_cs_b(2) C3 10 fb_cs_b(3) C4 12 pstddata(0) E2			<-		-	Dn			
Save Ex	dt								

然后,设置**读使能(OE)、写使能(WE)**。

下图是设置好以后的情景:

🗖 Generate Config	urat	tion F	ile			×				
Open Cfg. File	Cfg. File Open BSDL file									
Description	I/O	MC	MV	Cell(s)	Active	Inactive				
Flash				28F128-16bit 📃 💌						
片选	out	false	false	4	0 💌	1 -				
读使能	out	false	false	438	0 💌	1 🔻				
写使能	out	false	false	2	0 💌	1 -				
数据线输入	in	true	false		N/A	N/A 🔽				
Edit Do	ne		Cano	el						
0 fb_ta_b B1 4 fb_cs_b(0) C2 6 fb_cs_b(1) D4 8 fb_cs_b(2) C3 10 fb_cs_b(3) C4 12 pstddata(0) E2 14 pstddata(1) D1			> <-	2 TO_TWO B2	-	Dn				
Save E	kit					1.				

# 数据地址总线(Data and Address Buses)

说明: V2.1.0.0(含)之后的程序,添加时无需区分输入输出,只要把相关管脚按照顺序添加一次即可。V2.1.0.0之前的程序,需要输入输出分两次添加,不在此文档覆盖范围内。

点击 **数据线总线(Data Bus)** 行,从最高位往最低位依次添加数据线。本例中, Flash 为 8 位模式, Flash 的 D7 接到 CPU 的 fb\_ad(31)。所以,我们先选择 364 fb\_ad(31) 添加,参见 下图:

■ 编辑配置文件							x
打开配置文件				JTAG器件在链上的索	'31: o	总数	1
打开BSDL文件 mcf54450	.bsd						
目标器件类别: Flash ▼	<b>D</b> P	[以使用	线缆₩	E#			
Flash类别: NOR - Flash名称	់ រុះ [2	8F640J	3-16bit	▼			
Description	Dir	мс	MV	BSC(s)	Active	Inactive	•
	out	false	false		1 -	0 -	
JD数据地址复用时地址锁存	out	false	false		1 -	0 -	=
数据总线		true	false		N/A	N/A	н.
	in	true	false		N/A	N/A	
	out	true	false		N/A	N/A	
	1						Ŧ
_fb_ad 过滤器	完成编	 	取消	扁辑			
364 fb_ad(31) A14         366 fb_ad(30) A13         368 fb_ad(29) D12         370 fb_ad(28) C12         372 fb_ad(27) B12         374 fb_ad(26) A12         376 fb_ad(25) D11         378 fb_ad(24) C11         380 fb_ad(23) B11         382 fb_ad(22) A11         384 fb_ad(21) D10         386 fb_ad(20) C10         388 fb_ad(19) B10	T T					Up Dn	
第編面置文件       JTA         打开配置文件       mcf5+450.bsd         打开配置文件       mcf5+450.bsd         目标器件类别:       目ash         lash共别:       NOR<	G器件在锁 一 C(s)	LL的索引: Acti 1 1 N/A N/A	ve Inactivu ve Inactivu vo 2 vo				

◎杭州哲发科技有限公司 更多信息,敬请访问 <u>http://www.zhefar.com</u>

然后是	fb_ad(30)		参见	下图:
MINI JE	10_aa(50)	,	<u>ار چ</u>	1 121.

🗖 Generate Config	uration l	File			×
Open Cfg, File,	Open BSD	L file			
Description	I/O MC	MV	Cell(s)	Active	Inactive
读使能	out false	false	438	0 💌	1 🔻
写使能	out false	false	2	0 💌	1 🔻
数据线	in true	false		N/A	N/A
Edit         Do           360 t3in C13         362 fb_clk B13           368 fb_ad(29) A6         370 fb_ad(28) B6           372 fb_ad(27) C6         374 fb_ad(26) D6           376 fb_ad(25) A7         378 fb_ad(24) B7           380 fb_ad(23) C7         382 fb_ad(21) A8           384 fb_ad(21) A8         384 fb_ad(21) A8           Save         Example	xit	Canc -> <-	:el 364 fb_ad(31) C5 366 fb_ad(30) D5		Up Dn

8位数据线全部添加完成后,点击 完成(Done) 按钮。

Generate Configuration File							
Open Cfg, File	Ope	n BSDL	file				
Description	I/O	MC	MV	Cell(s)		Activ	
读使能	out	false	false	438		0	
写使能	out	false	false	2		0	-
数据线	in	true	false			N/A	
Edit Do 360 t3in C13 362 fb_clk B13 380 fb_ad(23) C7 382 fb_ad(22) D7 384 fb_ad(21) A8 386 fb_ad(20) B8 388 fb_ad(19) C8 390 fb_ad(18) D8 392 fb_ad(17) A9	ne	30 30 31 33 33 33 33 33	Canc 64 fb_ 66 fb_ 68 fb_ 70 fb_ 72 fb_ 74 fb_ 76 fb_ 78 fb_	ad(31) C5 ad(30) D5 ad(29) A6 ad(28) B6 ad(27) C6 ad(26) D6 ad(25) A7 ad(24) B7	Up Dn		
Save Ex	cit						

#### 类似,设置地址总线(Address Bus)。

注意:

如果 Flash 不是 8 位模式,在设置地址线需要留意,应该把 CPU 的最低位的地址线一并 添加,而不论是否连接到 Flash 上。具体来说,16 位模式,Flash 的地址总线的 A0 管脚(有

的 Flash 可能是 A-1 脚)连接的不是 CPU 的最低位地址线,有1 根最低位地址线没有连接但 是要添加; 32 位模式有2 根最低位地址线没有连接但是要添加。若对于 16 位的 BPI Flash 等情形,若 FPGA 没有更多地址线,则可以在 A0 地址后再添加一个其他 输出 的管脚(比如 GPI0 LED)。

这仅仅是为了处理方便,实际上没有连接的那个地址线并不会真正输出信号。

## **NAND Flash**

**地址锁存(ALE)、命令锁存(CLE)、I/O 总线输入(I/O Bus Input)、I/O 总线输出(I/O Bus Output)**是针对 NAND Flash 的, NOR Flash 无需设置。

## 其他选择性设置

### 总线驱动器方向控制(Data Bus Driver Dir Control)

如果 CPU 和 Flash 之间的数据总线有 245 之类的驱动器,那么读或写的时候,245 的方向是 不同的。因此,需要设置使用哪个管脚来控制 245 的方向。 此时,Active 对应的 245 方向是从 CPU 向外设(写操作),Inactive 对应的方向是从外设到 CPU(读操作)。

如果没有这类驱动器,无需设置。

举例: 某 245 的 DIR 管脚由某 CPU 的 R/W 管脚控制,高读低写,而软件 Active 定义为写 操作,所以 Active 值应该为 0, Inactive 值为 1。

## 写保护(Write Protect)

Flash 的写保护。 Active 对应的是让 Flash 处于保护状态, Inactive 对应是可写状态。 如果无需控制或者 Flash 无此管脚,无需设置。

## 数据地址复用时地址锁存(ALE(Address & Data Muxed))

有些 CPU (比如 MPC8548, MPC8313 等),数据总线和地址总线是复用的,那么需要设置使用哪个管脚来锁存地址。

Active 对应的是锁存地址, Inactive 对应不锁存地址。

## LED(点灯)( LEDs(Lighten))

如果有用 CPU (I/O)管脚直接控制的 LED, 那么请设置。设置的好处:程序可以通过点亮 LED 供用户识别 JTAG 工作是否正常。 Active 对应的是 LED 亮, Inactive 对应的是 LED 灭。 可以有多个管脚。

注意: 不适用于通过数据线结合触发器/锁存器来控制的 LED。

## 其他控制(Other Controls)

本例中,有些连接到其他芯片的片选需要控制住,让其他芯片片选无效,以免总线冲突。 本例中需要设置 fb\_cs\_b(1),fb\_cs\_b(2),fb\_cs\_b(3),sd\_cs\_b(0),sd\_cs\_b(1)。 这个跟前面稍有不同,因为要同时设置值。 点击 其他 行,可以看到有个选择框可以使用。参见下图:

Generate Configuration File									
Open Cfg. File	oen Cfg. File Open BSDL file								
Description 写保护	I/O out	MC false	MV false	Cell(s)	Activ	J			
数据地址复用	out	false	false		1				
LED灯	out	true	false		0				
其他	out	true	true			1			
<						2			
Edit Do 0 fb_ta_b B1 2 fb_rwb B2 4 fb_cs_b(0) C2 6 fb_cs_b(1) D4 8 fb_cs_b(2) C3 10 fb_cs_b(3) C4 12 pstddata(0) E: 14 pstddata(1) D 16 pstddata(2) F·	ne -> <-		Cano	el	Up Dn	-			
Save Ex	it					/			

找到 fb\_cs\_b(1),并且将值选择为1(我们需要让其他片选无效),再添加。参见下图:

Generate Configuration File							
Open Cfg. File	Ope	n BSDL	file				
Description	I/O	MC	MV	Cell(s)		Activ	^
写保护	out	false	false			0	
数据地址复用	out	false	false			1	
LED灯	out	true	false			0	
其他	out	true	true				
[]						Þ	
Edit       Done       Cancel         0 fb_ta_b B1       ↓       ↓         2 fb_rwb B2       ↓       ↓         4 fb_cs_b(1) C2       ->       ↓         6 fb_cs_b(1) D4       <							
Save Exit							

说明:根据具体情况来设置管脚的输出值,可能是1,可能是0。本例中设置的是其他芯片的片选,应该使其无效,故设置为1。

重复上述步骤添加完所有需要特殊设置的管脚, 然后点击 完成 按钮。下图是编辑完成的一个例子:

Generate Configuration File							
Open Cfg. File Open BSDL file							
Description	I/O	MC	MV	Cell(s)	Active	Inactive	~
I/O总线输入	in	true	false		N/A	N/A	
I/O总线输出	out	true	false		N/A	N/A	
总线驱动器方向控制	out	false	false		1 💌	0 💌	
写保护	out	false	false		0 💌	1 🔻	
数据地址复用	out	false	false		1 💌	0 💌	E
LED灯	out	true	false		0 💌	1 💌	
其他	out	true	true	6 8 10 182 184	49 49 49 4	Ŋ/A	
Edit Done Cancel							
172 sd_ba(0) N4 174 sd_we_b R5 176 sd_ras_b P5 178 sd_cke N5 180 sd_cas_b T6 186 sd_d(31) P11 188 sd_d(30) R11 190 sd_d(29) T11 192 sd_d(28) N10 194 sd_d(27) P10 196 sd_d(26) R10 198 sd_d(25) T10			1 •	6 fb_cs_b(1) D4 8 fb_cs_b(2) C3 10 fb_cs_b(3) C4 182 sd_cs_b(0) P6 184 sd_cs_b(1) R6	5	Up Dn	1 1 1 1
Save Ex	cit						/

# 保存

全部设置完成后,点击 **保存(Save)...** 按钮,保存到文件中。 本例中保存为 d:\temp.ini 。参见下图:

Save As		×
Save in: 🖙 Data (D:) 💌 🗢 🛍 📸		
Mail	е	
a xampp		
	÷	
		≣
Ele generation de la constante	f	$\overline{\mathbf{v}}$
Save as type: Configuration Files (*.ini)		
174 sd_we_b R5 8 fb_cs_b(2) C3 176 sd_ras_b P5 -> 10 fb_cs_b(3) C4 Dr 178 sd_cte_N5 -> 182 sd_cs_b(0) P6		
170 sd_cke N5 180 sd_cas_b T6 186 sd_d(31) P11	1	
188 sd_d(30) R11 190 sd_d(29) T11		
192 sd_d(28) N10 194 sd_d(27) P10		
196 sd_d(26) R10 198 sd_d(25) T10		
Save Exit		

# 验证

关闭上述 编辑配置文件 对话框,返回主界面。 菜单 文件(File) / 打开配置文件(Open Configuration File)...。 参见下图:

JTAG Flash Programmer	
File Target Device JTAG Device Tools Help	
Open Configuration File	~
Exit	_
Ready	

选择刚才保存的文件,本例中为 d:\temp.ini 。参见下图:

Browse con	figuration file	?×
Look in: 🕯	🖌 Data (D:)	
Mail Temp xampp temp.ini		
File <u>n</u> ame:	temp.ini Ope	en
Files of type:	Configuration Files (*.ini)	cel
	Open as <u>r</u> ead-only	

如果成功,则说明生成的文件正确。

😹 JTAG Flash Programmer	
Eile Target Device JTAG Device Tools Help	
	>
temp.ini 状态栏显示文件名,说明配置文件正确	li. li.

如果提示 SetupBSTFP() 出错,则说明文件有问题。 请参考下一节进行修改。

# 修改

主界面,菜单 工具(Tools) / 编辑配置文件(Edit Configuration File)...。参见下图:

🔈 JTAG	Flash Program	nmer					×
文件(F)	目标器件(D)	JTAG器件	[工具(T)	帮助(H)			
			编辑	<b>靠配置</b> 文件(G)	)		*
							Ŧ
•						Þ	
Ready							

然后点击 打开配置文件(Open Cfg. File)... 按钮。参见下图:

Generate Configuration File						
Open Cfg. File Open BSDL file						
Description	I/O	MC	MV	Cell(s)		Activ
Flash					-	
片选	out	false	false			0
读使能	out	false	false			0
写使能	out	false	false			0
Edit Do	Edit Done Cancel					
	- 5					
		-   -			DIT	
	<-					
Save Ex	dit					

依据前文的方法,逐项检查编辑。

说明:因为配置文件中已经包含 BSDL 文件名,打开配置文件过程中已经完成了对 BSDL 文件的分析,所以这时不需要再打开 BSDL 文件了。

修改正确后保存。

Date	Version	Author	Changes
2020/1/5			删除保存文件时的格式说明;
2019/6/7			增加"有的 Flash 可能是 A-1 脚" 到 A0 管脚说明;
2016/5/12			增加总线驱动器 DIR 管脚控制设定举例;
2014/6/9			页脚上方增加横线;
2013/1/18			在 LED 点灯章节增加说明仅适用 CPU 在管脚直接控制
			的情形;
2012/11/16			页脚增加主页链接;
2012/5/4			增加"JTAG 链上其他器件设置"章节;
2012/4/15			● 删除数据线地址线章节的说明;
			● 修改文档, V2.1.0.0 版本的软件对于数据线不需要
			分输入输出设置两次,一次即可;
2012/4/14			在数据线地址线章节增加说明: 输入输出是相对 JTAG
			器件的。不过不用担心具体方向,程序提供的可以选择
			的BSC 的方向都是筛选满足相关要求的。
2012/4/4			在编辑配置文件前显示向导;
2012/3/31			数据地址总线(Data and Address Buses)小节增加说明:如
			果不是8位数据宽度的情形,未连接的地址线不输出信
			号;这个不是 <i>普通说明</i> ,而是重要提醒,因此修改为楷
			体;
2012/3/28			增加对某个 BSC 的筛选过滤快速定位操作;
2012/3/27			保存配置文件时可以选择明文或者加密格式;
2012/3/8			● 增加 JTAG 链上的器件总数设置;
			● 增加 BPI Flash 地址线填充的说明;
2012/2/22			修改错别字;
2012/2/21			增加页眉页脚;
2012/2/7			因为软件升级,界面变化,相应修订文档
			初始版本

#### **Revision History**